

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-116928

(43) 公開日 平成10年(1998) 5月6日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 L 23/12

H 0 1 L 23/12

L

21/50

21/50

G

21/301

23/28

C

23/28

21/60

3 1 1 S

// H 0 1 L 21/60

3 1 1

21/78

A

審査請求 未請求 請求項の数2 O L (全 9 頁)

(21) 出願番号

特願平8-267581

(22) 出願日

平成8年(1996)10月8日

(71) 出願人 000144038

株式会社三井ハイテック

福岡県北九州市八幡西区小嶺2丁目10-1

(72) 発明者 石松 憲治

福岡県北九州市八幡西区小嶺2丁目10番1

号 株式会社三井ハイテック内

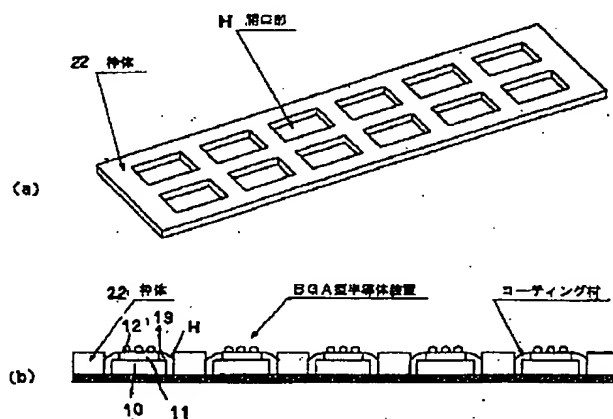
(74) 代理人 弁理士 木村 高久

(54) 【発明の名称】 BGA型半導体装置の製造方法

(57) 【要約】

【課題】 量産性が高く、信頼性の高いコーティング方法を提供する。

【解決手段】 本明の第1のBGA型半導体装置の製造方法の特徴は、表面または裏面に配線パターンを具備するとともに、前記配線パターンに接続され、裏面側に突出して外部との電気的接続を行う複数の半田ボールを具備してなる絶縁性フィルムを用意する工程と、半導体チップの機能面側に、絶縁性部材を介して前記絶縁性フィルムの表面側に貼着するとともに、前記半導体チップの周縁部に形成された複数のボンディングパッドに前記配線パターンを接続するボンディング工程と、前記半導体チップと同等またはより大きい開口部を具備した枠体を準備し、この開口部H内に前記半導体チップ10に前記絶縁性フィルム11を接続してなる実装体を設置し、この開口部内にコーティング部材を充填することにより、前記配線パターン16Sと前記半導体チップ10のボンディングパッドの接続部位を絶縁性コーティング材13で被覆する被覆工程と、前記枠体を除去する工程とを含むことにある。



【特許請求の範囲】

【請求項1】 周縁端部に複数のボンディングパッドを有する半導体チップと、

配線パターンを具備するとともに、前記配線パターンに接続され、突出して外部との電氣的接続を行う複数の半田ボールを具備してなる絶縁性フィルムとで構成され、半導体チップの機能面側に、絶縁性部材を介して前記絶縁性フィルムを貼着するとともに、前記半導体チップの周縁部に形成された複数のボンディングパッドに前記配線パターンを接続したBGA型半導体装置の製造方法において、

前記半導体チップと同等またはより大きい開口部を具備した枠体を準備し、この開口部内に前記半導体チップに前記絶縁性フィルムを接続してなる実装体を設置し、この開口部内にコーティング材を充填することにより、前記配線パターンと前記半導体チップのボンディングパッドの接続部位を絶縁性コーティング材で被覆する被覆工程と、前記枠体を除去する工程とを含むことを特徴とするBGA型半導体装置の製造方法。

【請求項2】 前記被覆工程は、半導体チップの存在位置に対応して、前記半導体チップと同等の開口面積および高さを有する開口部を複数個具備してなる枠体を用意し、前記凹部内に前記半導体チップがそれぞれ配置せしめられるように、この枠体に、前記半導体チップに接続された前記絶縁性フィルムを固定し、この開口部と前記半導体チップとの間に、絶縁性のコーティング材を充填し、前記配線パターンと前記半導体チップのボンディングパッドの接続部位をコーティング膜で被覆するようにしたことを特徴とする請求項1記載のBGA型半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、BGA型半導体装置の製造方法に係り、特に、半導体チップの被覆方法に関する。

【0002】

【従来技術とその問題点】電気、電子部品の高性能化に伴い半導体装置の高集積化および高密度化が強く望まれており、これに対応して、多ピン用の半導体装置のパッケージ構造は、チップの二辺にボンディングパッドを有する構造から、四辺のすべてにボンディングパッドを有する構造へと変化してきた。

【0003】さらに、多ピン化対策として、例えば、USP5148265では、半導体チップの表面（機能面側）にエラストマ層を介して、配線パターンを形成した絶縁性フィルムを配置し、さらに絶縁性フィルムの表面に複数の半田ボールを格子状に配置したBGA（ボールグリッドアレイ）と指称される半導体装置が提案されて

いる。

【0004】このBGA型半導体装置における半導体チップのボンディングパッドと配線パターンの接続部分は、外部との不要な電氣的接触を防止するために、ポッティング方式によってシリコン系樹脂などの絶縁性コーティング材で被覆されている。

【0005】ところでこのBGA型半導体装置は、複数の配線パターンを格子状に形成した、1枚の絶縁フィルムをもとに形成されるため、複数のチップを実装し、被覆工程完了後に、個別製品とするための分断作業を行うという方法がとられている。従来は、裏面に半田ボールが突出せしめられ、表面に配線パターンを具備した絶縁性フィルムを、半導体チップの表面に貼着すると共に、コーティング材をポッティングして硬化させたのち、シリコンウェハーを切断するのに用いられる回転刃を用いた分断装置を利用してこの分断作業を行っていた。

【0006】しかしながら、この分断方法では、分断装置が高価であるだけでなく、分断装置による分断作業時に、コーティング材の微粉が飛散するために、分断後に洗浄工程が必要であった。さらに、ここで用いられるコーティング材は、弾性を有するために、洗浄によっても微粉が十分に洗い流されないという問題もあった。

【0007】本発明は、前記実情に鑑みてなされたもので、製造が容易であってかつ、高集積化、高精度化に際しても、実装が容易で信頼性の高い半導体装置を提供することを目的とする。

【0008】

【課題を解決するための手段】そこで本明の第1のBGA型半導体装置の製造方法の特徴は、周縁端部に複数のボンディングパッドを有する半導体チップと、配線パターンを具備するとともに、前記配線パターンに接続され、突出して外部との電氣的接続を行う複数の半田ボールを具備してなる絶縁性フィルムとで構成され、半導体チップの機能面側に、絶縁性部材を介して前記絶縁性フィルムを貼着するとともに、前記半導体チップの周縁部に形成された複数のボンディングパッドに前記配線パターンを接続したBGA型半導体装置の製造方法において、前記半導体チップと同等またはより大きい開口部を具備した枠体を準備し、この開口部内に前記半導体チップに前記絶縁性フィルムを接続してなる実装体を設置し、この開口部内にコーティング材を充填することにより、前記配線パターンと前記半導体チップのボンディングパッドの接続部位を絶縁性コーティング材で被覆する被覆工程と、前記枠体を除去する工程とを含むことにある。

【0009】望ましくは、前記被覆工程は、半導体チップの存在位置に対応して、前記半導体チップと同等の開口面積および高さを有する開口部を複数個具備してなる枠体を用意し、前記凹部内に前記半導体チップがそれぞれ配置せしめられるように、この枠体に、前記半導体チ

10

20

30

40

50

3

ップに接続された前記絶縁性フィルムを固定し、この開口部と前記半導体チップとの間に、絶縁性のコーティング材を充填し、前記配線パターンと前記半導体チップのボンディングパッドの接続部位をコーティング膜で被覆するようにしたことを特徴とする。

【0010】本発明の方法によれば、コーティング膜の形成に際し、半導体チップ間には枠体が介在しており、コーティング材をポッティングした際チップ間領域は枠体によって分離されているため、コーティング材が連結されることなく形成され、この枠体を取り除くだけで、個別コーティングが完了し得、製造が容易である。

【0011】

【発明の実施の形態】以下、本発明の実施例について、図面を参照しつつ詳細に説明する。本発明の第1の実施例のBGA型半導体装置の製造方法は、図1(a)および(b)に概念図を示すように、半導体チップ10のサイズに符合する開口部Hを縦横に多数個配列した枠体22を準備し、配線パターンを具備した絶縁性フィルム11に接続された半導体チップ10をこの開口部H内に設置し、封止用エラストマーなどのコーティング樹脂をポッティングすることにより、コーティングを行い、図2に示すような前記半導体チップ10のボンディングパッド10Bと前記配線パターン16Sとの接続部位に、図3に示すようなコーティング層13を形成したことを特徴とする。そしてこの枠体は、コーティング材の硬化後、除去せしめられる。

【0012】

【実施例】次に、この方法について工程図を参照しつつ詳細に説明する。まず図4に示すようにポリイミドテープからなる絶縁性フィルム11の表面に銅箔15を貼着し、さらにこの表面にフォトレジスト（図示せず）を塗布しフォトリソグラフィにより、パターニングし、銅箔15のパターンを形成する。

【0013】この後さらにフォトレジストを塗布し、フォトリソグラフィを行い、図5に示すようにレジストパターンRを形成する。なお、以下の図面では、1単位の半分づつを示すが、この1単位が所定の間隔で多数配列形成されている。

【0014】この後無電解金めっきにより図6に示すように、レジストパターンRから露呈する銅箔15の表面に金めっき層16を形成する。

【0015】そして裏面側からフォトレジストを塗布し、フォトリソグラフィを行い、これをマスクとして絶縁性フィルム11をエッチングし、図7に示すように配線パターン先端の接続片（ビームリード）16Sが形成される周縁部領域と半田ボール12との電気的接続領域にウインドウWおよびビアVを形成する。

【0016】そして図8に示すように、接続片形成部を除くこのビアV内で、前記銅箔15のパターンに接続すると共に表面に突出するように半田ボール12を形成す

4

る。

【0017】そして図9に示すように銅エッチングを行い、ウインドウ内に露呈する銅をエッチング除去する。これにより、ウインドウWの領域は接続片16Sとしての金パターンのみが存在し、フレキシブルな状態となっている。そして中央部では銅箔のパターン15と金メッキ層16との2層構造となってこの接続片16Sにそれぞれ連設されており、配線パターンとして機能する。

【0018】さらに、図10に示すようにこの絶縁性フィルムの配線パターン形成面側に印刷法によって絶縁性エラストマー（シリコンエラストマー）17を塗布し、ベーキングを行い硬化せしめる。

【0019】この後絶縁性エラストマー層17上に接着剤を塗布し、これを図11に示すように、ダイシングのなされた半導体チップ10上に位置決めし、半導体チップ10の素子形成面側にこの絶縁性フィルム11を固着する。

【0020】この後図12に示すように、ボンディングツールBTを用いて、半導体チップ10の周縁部のボンディングパッドに、接続片を熱圧着することにより、配線パターンと半導体チップとの間の電気的接続を行う。この時、金の接続片16Sは薄いため、熱圧着と同時に切断される。

【0021】そして図13に示すように、半導体チップの存在位置に対応して、前記半導体チップと同等の開口面積および高さを有する開口部Hを複数個具備してなる枠体22を用意する。そしてこの開口部内に半導体チップがそれぞれ配置せしめられるように、この枠体22に、前記半導体チップに接続された前記絶縁性フィルムを固定し、図14に示すように、この開口部と前記半導体チップとの間に、絶縁性のコーティング材13を充填する。SPは支持台である。このようにして、前記半導体チップのボンディングパッドと前記配線パターンとの接続部位をコーティング材で被覆する。

【0022】最後に、図15に示すように、コーティングが完了した後、枠体の開口部と同じ形状のパンチ20Pを用いて加圧することにより、個別に分断し、この後、絶縁性フィルム11をカットし、枠体22をはずして、図16に示すように、コーティング材13で被覆保護された半導体装置が完成する。

【0023】本発明実施例の方法によれば、枠体を用いてコーティング位置を規制しつつコーティング材をポッティングするようにしているため、緻密で高品質のコーティングがなされ、ダイシングマシンや洗浄装置を使用する必要が無く、製造コストが低減され、さらには、コーティング材の微粉の飛散もないため、不純物の付着による信頼性の低下という問題もない。

【0024】また、前記実施例では、半田ボールを形成した絶縁性フィルム（TAB基板）を、半導体チップにボンディングするようにしたが、ボンディングおよびコ

50

5

ーティングが終了した後に、半田ボールを形成するようにしてもよい。また、本発明の第2の実施例として、図17乃至図19に示すように、半田ボールを下側にし、半導体チップ10側からポッティングを行うようにしてもよい。すなわち、ボンディング工程までは、前記第1の実施例(図2乃至図12参照)と同様に形成し、枠体22に絶縁性フィルム11を貼着する。そして図17に示すように、支持台SPに半田ボール用の凹部H2を形成しておき、この凹部H2に半田ボールが符合するように、前記絶縁フィルム11の貼着された枠体22を載置する(図18参照)。

【0025】更に、そして前記第1の実施例と同様にポッティングを行い、図19に示すように、前記配線パターンと前記半導体チップのボンディングパッドの接続部位をコーティング材で被覆する。

【0026】最後に、コーティングが完了した後、枠体の開口部と同じ形状のパンチ20Pを用いて加圧することにより、個別に分断し、この後、絶縁性フィルム11をカットして、枠体22を除去し、図16に示したのと同様に、コーティング材13で被覆保護された半導体装置が完成する。

【0027】次に本発明の第3の実施例について、図20乃至図33の工程断面図を参照しつつ説明する。

【0028】図20乃至図23に示すように、接続片(ビームリード)が形成される周縁部領域と半田ボール12との電氣的接続領域に、ウインドウWおよびビアVを形成する工程までは、前記第1の実施例の図4乃至図7に示した工程と同様に形成する。

【0029】そして、図24に示すようにウインドウW内に露呈する銅箔のパターン15をエッチング除去する。このとき、ビアVはレジスト(図示せず)等で被覆保護しておく。

【0030】この後、図25に示すようにこの絶縁性フィルムの配線パターン形成面側に印刷法によって絶縁性エラストマー(シリコンエラストマー)17を塗布し、ベーキングを行い硬化せしめる。

【0031】この後絶縁性エラストマー層17上に接着剤を塗布したのち、これを図26に示すように、ダイシングのなされた半導体チップ10上に位置決めし、半導体チップ10の素子形成面側にこの絶縁性フィルム11を固着する。

【0032】この後図27に示すように、ボンディングツールBTを用いて、半導体チップ10の周縁部のボンディングパッドに、接続片を熱圧着することにより、配線パターンと半導体チップとの間の電氣的接続を行う。この時、金の接続片16Sは薄いため、熱圧着と同時に切断される。そして、図28に示すように、この後絶縁性フィルム11上に感光性のフィルム30を貼着する。この後図29に示すように、前述した枠体22に設置し、前記第1の実施例と同様にコーティングを行う。こ

6

こではまだ半田ボールが形成されていない。

【0033】このようにしてモールドを行い、接続片とボンディングパッドとの接続領域をコーティング材13で被覆する。

【0034】この後図30に示すようにフォトリソグラフィを行い、感光性のフィルムを感光せしめ、図31に示すように、半田ボール形成領域にホールhを形成する。そして、図32に示すように、このホールh内に露呈する銅箔15にフラックスを印刷し、Pb10%、Sn90%の半田からなる直径0.7mmの半田ボール12を供給し、320℃10秒間(ピーク温度維持時間)の加熱工程を経て、表面を銅パターン15に固着する。そして必要に応じて、イソプロピルアルコール(IPA)に浸漬して超音波洗浄を行い、余剰のフラックスを除去する。最後に、感光性のフィルムを除去するかまたは熱処理により密着せしめ、更に必要に応じて半田ボール表面にパラジウムなどの貴金属メッキ等を行い、図33に示すように配線パターンと半導体チップとの接続部が良好に被覆保護されたBGA型半導体装置が完成する。

【0035】ここで、半田ボール12は、格子状をなすように全面に形成され、また半導体チップ10の裏面はベア状態となっている。

【0036】このようにして低コストで信頼性の高い半導体装置が形成される。

【0037】また、ビアホールの孔ピッチや孔径は、適宜変形可能であり、例えば格子ピッチが1mmであれば、孔径は0.55mm、格子ピッチが1.5mmであれば、孔径は0.75mmというふうに適宜変更可能である。

【0038】さらに半田ボールの組成についても適宜選択可能であり、例えばPb37%Sn63%の共晶半田を用いた場合には固着工程での加熱温度は230℃程度でよい。

【0039】

【発明の効果】以上説明したように本発明によれば、枠体内にコーティング材をポッティングした後は、この枠体を取り除くだけで、個別コーティングが可能となり、高価なダイシングマシンや洗浄装置を使用する必要が無く、製造コストが低減され、さらには、コーティング材の微粉の飛散もないため、不純物の付着による信頼性の低下という問題もない。

【図面の簡単な説明】

【図1】本発明を示す概念図

【図2】本発明の半導体装置の製造工程図

【図3】本発明の半導体装置の製造工程図

【図4】本発明の第1の実施例の半導体装置の製造工程図

【図5】本発明の第1の実施例の半導体装置の製造工程図

【図6】本発明の第1の実施例の半導体装置の製造工程

図

【図 7】本発明の第 1 の実施例の半導体装置の製造工程図

【図 8】本発明の第 1 の実施例の半導体装置の製造工程図

【図 9】本発明の第 1 の実施例の半導体装置の製造工程を示す図

【図 10】本発明の第 1 の実施例の半導体装置の製造工程を示す図

【図 11】本発明の第 1 の実施例の半導体装置の製造工程を示す図 10

【図 12】本発明の第 1 の実施例の半導体装置の製造工程を示す図

【図 13】本発明の第 1 の実施例の半導体装置の製造工程を示す図

【図 14】本発明の第 1 の実施例の半導体装置の製造工程を示す図

【図 15】本発明の第 1 の実施例の半導体装置の製造工程を示す図

【図 16】本発明の第 1 の実施例の半導体装置の製造工程を示す図 20

【図 17】本発明の第 2 の実施例の半導体装置の製造工程を示す図

【図 18】本発明の第 2 の実施例の半導体装置の製造工程を示す図

【図 19】本発明の第 2 の実施例の半導体装置の製造工程を示す図

【図 20】本発明の第 3 の実施例の半導体装置の製造工程を示す図

【図 21】本発明の第 3 の実施例の半導体装置の製造工程を示す図 30

【図 22】本発明の第 3 の実施例の半導体装置の製造工程を示す図

【図 23】本発明の第 3 の実施例の半導体装置の製造工

程を示す図

【図 24】本発明の第 3 の実施例の半導体装置の製造工程を示す図

【図 25】本発明の第 3 の実施例の半導体装置の製造工程を示す図

【図 26】本発明の第 3 の実施例の半導体装置の製造工程を示す図

【図 27】本発明の第 3 の実施例の半導体装置の製造工程を示す図

【図 28】本発明の第 3 の実施例の半導体装置の製造工程を示す図

【図 29】本発明の第 3 の実施例の半導体装置の製造工程を示す図

【図 30】本発明の第 3 の実施例の半導体装置の製造工程を示す図

【図 31】本発明の第 3 の実施例の半導体装置の製造工程を示す図

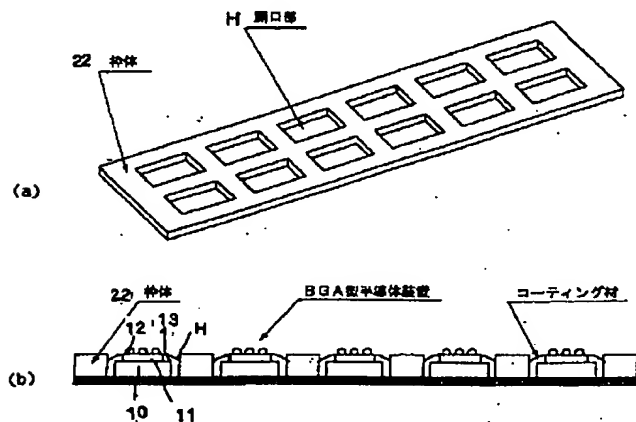
【図 32】本発明の第 3 の実施例の半導体装置の製造工程を示す図

【図 33】本発明の第 3 の実施例の半導体装置の製造工程を示す図

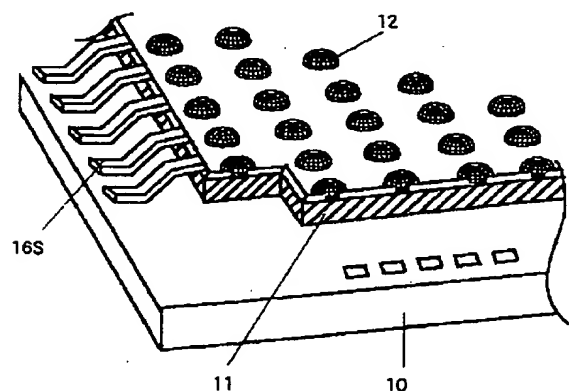
【符号の説明】

- 10 半導体チップ
- 11 絶縁性フィルム
- 12 半田ボール
- 13 コーティング材
- 15 銅箔
- 16 金メッキ層
- 16S 接続片
- 20U 上金型
- 20L 下金型
- 22 枠体
- H 開口部
- H2 凹部

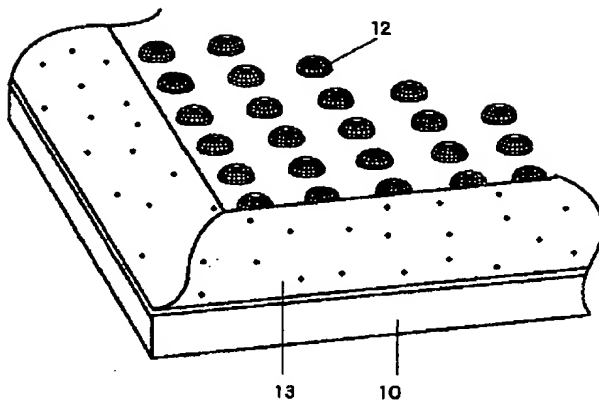
【図 1】



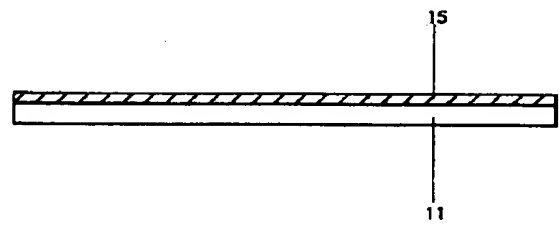
【図 2】



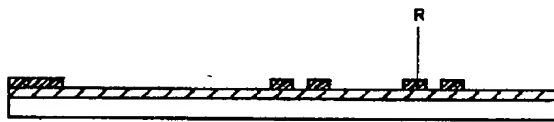
【図 3】



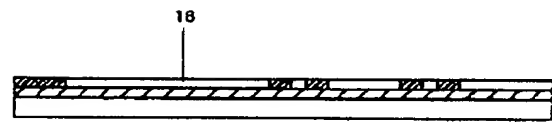
【図 4】



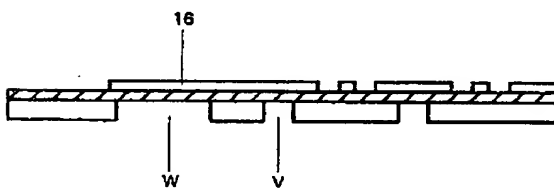
【図 5】



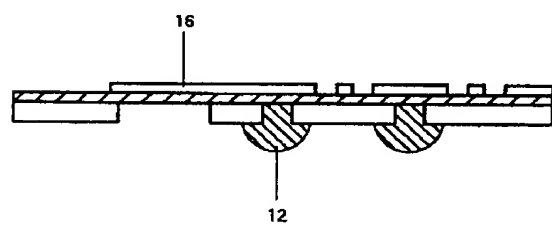
【図 6】



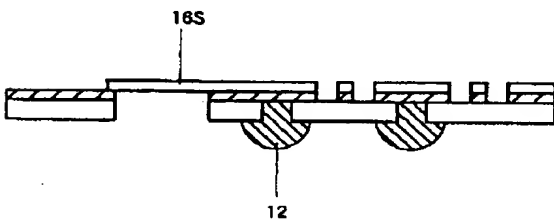
【図 7】



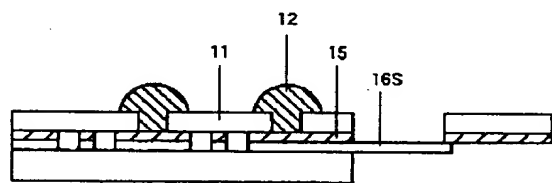
【図 8】



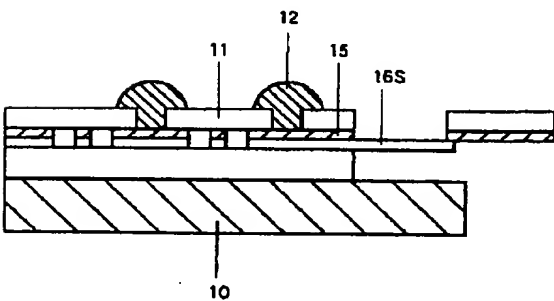
【図 9】



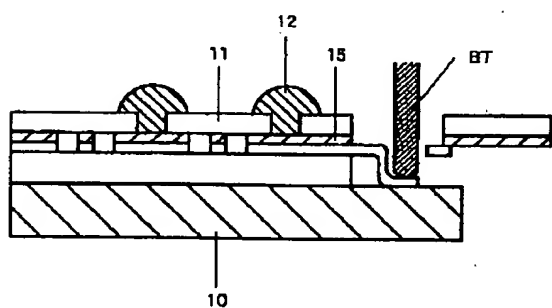
【図 10】



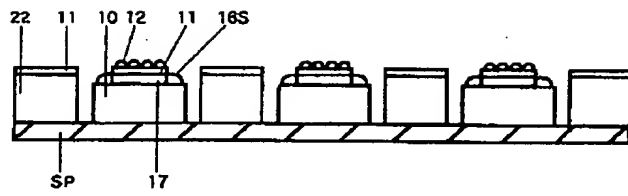
【図 11】



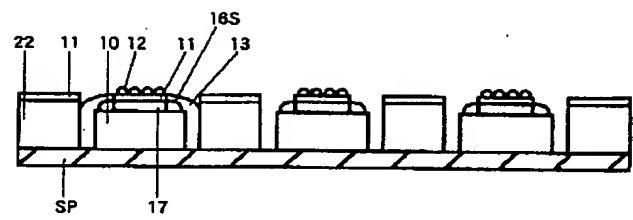
【図 12】



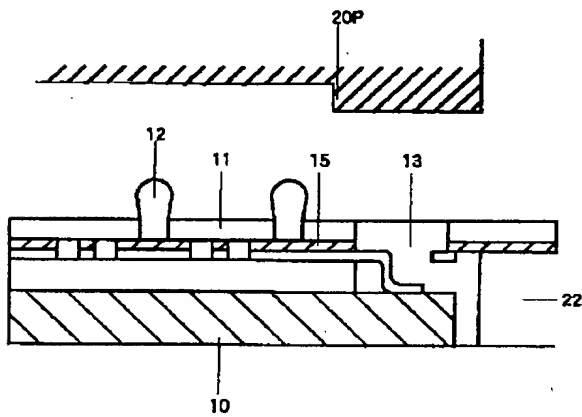
【図13】



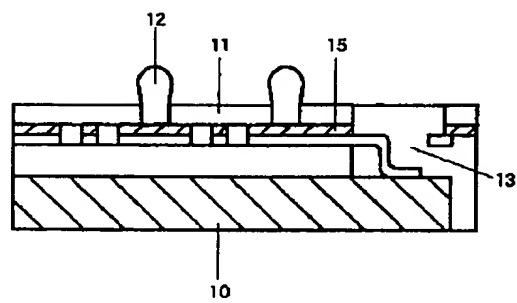
【図14】



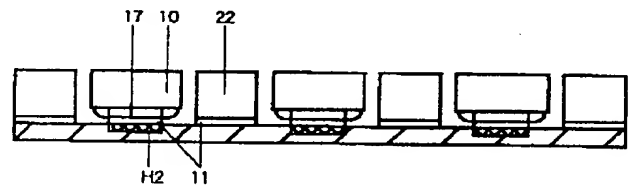
【図15】



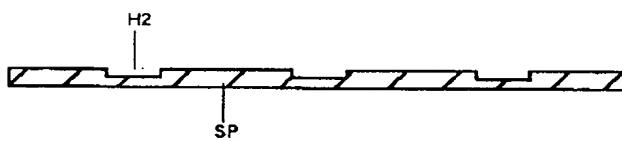
【図16】



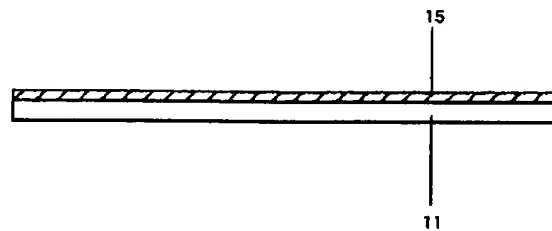
【図18】



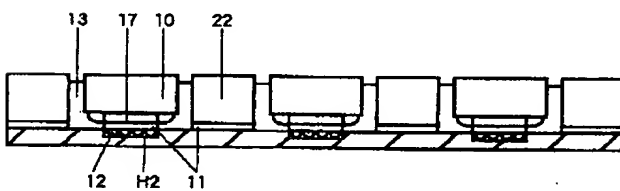
【図17】



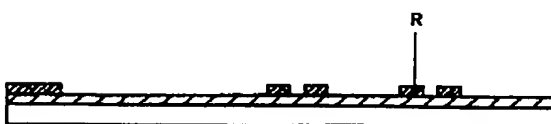
【図20】



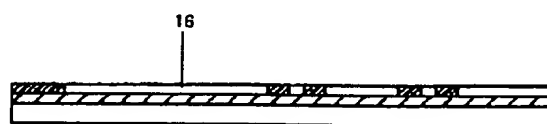
【図19】



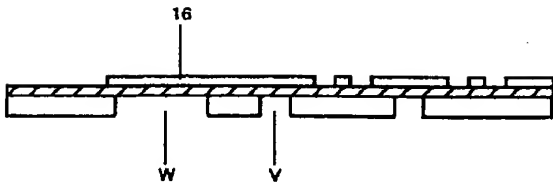
【図21】



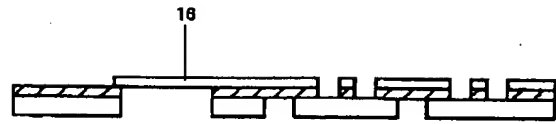
【図22】



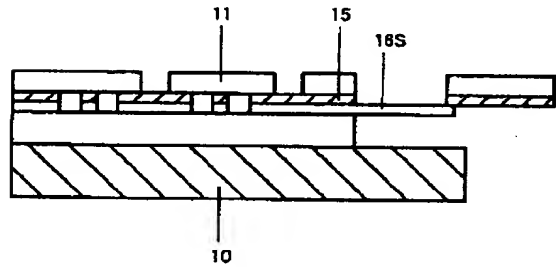
【図 2 3】



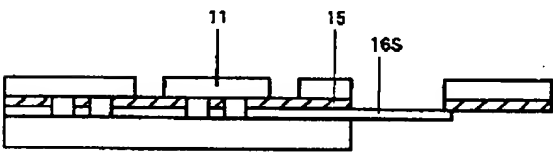
【図 2 4】



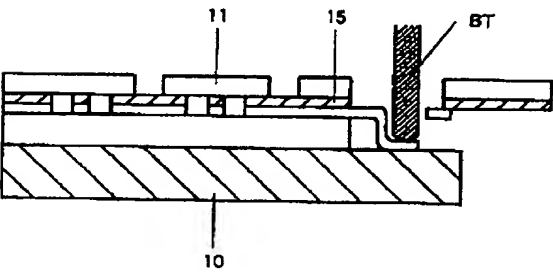
【図 2 6】



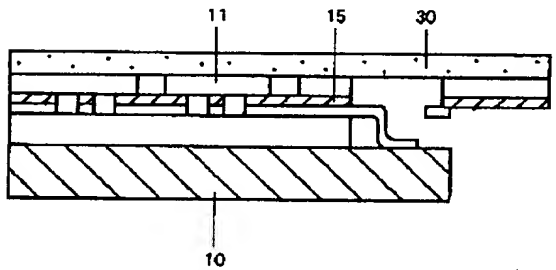
【図 2 5】



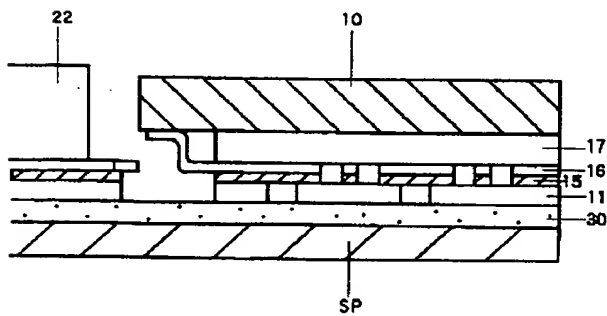
【図 2 7】



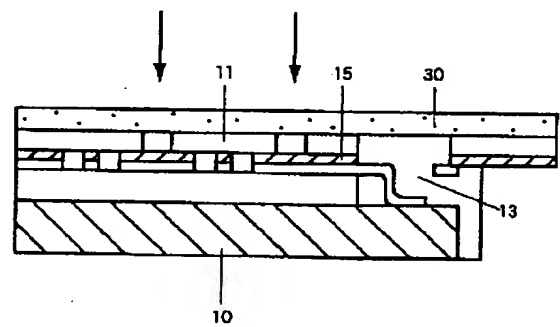
【図 2 8】



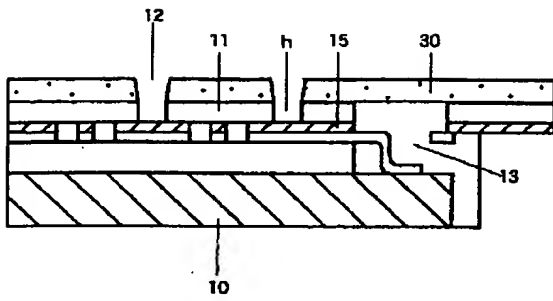
【図 2 9】



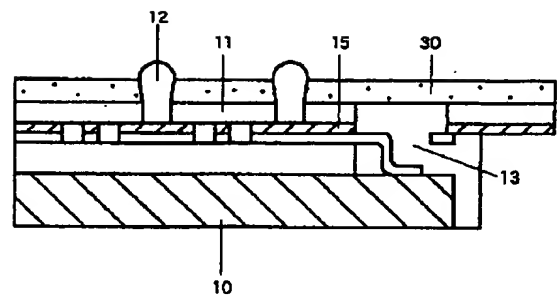
【図 3 0】



【図 3 1】



【図 3 2】



【図 3 3】

